고역율 AC/AC 전류형 고주파 공진 인버터의 특성해석에 관한 연구

(A Study on Characteristic Analysis of AC to AC Current-Fed Type High Frequency Resonant Inverter with High Power Factor)

김중해* · 원재선**

(Jong-Hae Kim · Jae-Sun Won)

Abstract

This paper presents a novel high-power-factor circuit topology of AC to AC current-fed type high frequency resonant inverter which includes the function of power factor correction(PFC) in the proposed inverter to operate the AC input block with high power factor. The proposed circuit topology of AC to AC current fed type high resonant inverter removes DC link electrolytic capacitor and has also the one of power factor correction(PFC) in the inverter circuit without an additional PFC circuit since the input current by constituting it in parallel as an unit inverter, which assumes the class-E high frequency resonant inverter of conventional current-fed type, flows in the form of the resultant current flowing through each constant current reactor(L_{d1} , L_{d2}). The circuit analysis of proposed inverter is generally described by adopting the normalized parameters and the evaluation of its operating characteristics are conducted by using the parameters such as the ratio of switching and resonant frequency(μ), coupling coefficient(k) and so on. An example of procedure for circuit design based on the characteristic values obtained from the theoretical analysis is presented. To confirm the validity of the theoretical analysis, the experimental results are also presented. In the future, the proposed inverter shows it can be practically used as power supply system for induction heating application, DC-DC converter etc.

Key Words : AC to AC Current-Fed Type High Frequency Resonant Inverter, PFC, High Power Factor

-
- * 주저자 : 대구가톨릭대 전기에너지공학과 조교수
 - ** 교신저자 : 삼성전기 CDS사업부 수석연구원
 - * Main author : Assistant Professor, Department of Electric and Energy Engineering, Catholic University of Daegu
 - ** Corresponding author : Principal Engineer, CDS Division, Samsung Electro-Mechanics Co., Ltd.
- Tel : 053-850-2781, Fax : 053-850-3397
E-mail : kjhassk@cu.ac.kr
접수일자 : 2013년 7월 25일
1차심사 : 2013년 7월 30일
심사완료 : 2013년 11월 5일

1. 서 론

최근 적은 구동전력으로 고속 스위칭이 가능한 IGBTs, Power-MOSFETs 및 SITs 등의 자기소호능력을 가진 전력용 스위칭 반도체 소자의 제조와 집적화 기술의 발달로 저전력 · 고주파 유도가열용 전원, 정보통신용 전원장치 등의 소형 · 경량화를 요구하는 전력변환 시스템에 관한 연구가 활발히 행해지고 있다. 공진형

전력변환회로에 ZVS, ZCS, E급 스위칭 등의 소프트 스위칭 기법의 도입은 스위칭 주파수에 비례하여 발생하는 스위칭 손실을 감소시킬 뿐만 아니라 회로의 출력 주파수의 고주파화를 통해서 장치전체의 고효율화, 소형·경량화 등의 장점을 가지게 한다[1-4].

전력변환장치에 링크전압을 제공하기 위해서는 대부분이 커패시터 입력형의 정류회로를 사용하며 이러한 정류회로의 사용은 상용전원의 피크치 부근의 짧은 기간동안만 정류기가 도통하여 폭이 좁은 펄스성 전류가 발생하게 하여 낮은 입력역률과 심각한 고주파 왜곡을 발생하게 하는 문제점을 가지고 있다. 이러한 문제점을 해결하기 위해 일반적으로 역률보상(PFC)회로를 전력변환회로의 입력단에 삽입시켜 역률보상을 하고 있다. 그러나 이러한 2개의 전력처리단으로 구성된 전력변환장치는 넓은 입력전압 범위 내에서 고역률을 유지할 수 있는 반면에 비용이 증가하고 신뢰성이 감소하며, 또한 시스템 구성이 복잡하게 되고, 시스템 효율이 낮아지게 되는 문제점이 있다. 이러한 문제점을 해결하기 위하여 최근에는 단일전력단을 갖는 전력변환장치에 관한 연구가 활발히 진행되고 있다[5-7].

본 논문은 교류 입력단을 고역율로 운전하기 위하여 종래의 E급 고주파 공진 인버터를 단위 인버터로 하여 이를 병렬로 구성함으로써 부가적인 역률 개선 회로 없이 인버터 내부에 역률 개선 기능을 갖도록 한 새로운 고역율 AC/AC 전류형 고주파 공진 인버터 회로 토폴로지를 제안하고, 제안한 고역율 AC/AC 전류형 고주파 공진 인버터 회로의 기본 동작 원리 및 제특성에 관하여 상세히 기술하였다. 또한 이론 해석의 정당성을 입증하기 위하여 연구 대상 회로의 스위칭 소자로 Power-MOSFET를 사용하여 실험을 통해 이론 해석의 정당성을 검토하였다.

2. 고역율 AC/AC 전류형 고주파 공진 인버터

2.1 회로 구성

그림 1은 종래에 사용되어 온 2개의 전력 처리단을

가지고 있는 전류형 고주파 공진 인버터를 나타내고 있다. 그림으로부터 제1단전력 처리단은 PFC 회로기능을 갖는 부스트, 벡/부스트 또는 플라이백 컨버터 회로가 사용될 수 있다. 제2단은 영전압 스위칭 전류형 E급 고주파 공진 인버터 회로를 나타내고 있다.

그림 1. PFC 회로를 가지는 종래의 E급 전류형 고주파 공진 인버터

Fig. 1. Conventional class E current-fed high frequency resonant inverter with PFC circuit

그림 2는 교류 입력단을 고역율로 운전하기 위하여 회로내부에 역률개선기능을 부여한 새로운 고역율 AC/AC 전류형 고주파 공진 인버터 회로 토폴로지를 나타내고 있다. 제안한 AC/AC 인버터 토폴로지는 직류 링크 커패시터를 제거하고 종래의 전류형 E급 고주파 공진 인버터 회로(점선으로 표시한 부분)를 단위 인버터로 하여 이를 병렬로 구성함으로써 입력전류는 각각의 정전류용 리액터(L_{d1} , L_{d2})에 흐르는 전류의 합의 형태로 흐르게 함으로써 부가적인 역률 개선 회로 없이 인버터의 내부에 역률개선 기능을 가지도록 하였다.

그림 2의 제안 회로 토폴로지는 AC/DC 변환을 해주는 풀 브리지 정류회로와 전원(V_{in})으로부터 리플이 적은 정전류를 공급하기 위하여 리액터(L_{d1} , L_{d2})가 접속되어 있고 스위칭 소자(S_1 , S_2)는 자기소호 기능을 갖는 소자라면 어떤 것이나 사용이 가능하며, 다이오드(D_{S1} , D_{S2})는 회로 운전 특성상 나타나는 무효전류를 흘려주기 위한 통로로 사용되고 있다.

그림 2. 고역률 AC/AC 전류형 고주파 공진 인버터
Fig. 2. AC to AC current fed high frequency resonant inverter with high power factor

또한 전원부와 부하부의 임피던스를 정합하기 위하여 사용하는 고주파 정합용 변압기(M.T.)와 부하(R_L)로는 wax-sealing[8]과 같은 유도가열 등가 부하를 상정하고 있다. 그림 2의 유도가열용 인버터에 있어서, 부하 측에 직류성분을 제거한 출력전압을 얻기 위해서 부하 회로 부분(가열코일)과 병렬로 역률 보상용 커패시터(C)를 가지는 유도가열 부하로 구성되어 있다. 따라서 공진 회로구성은 공진 리액터 L_1 과 병렬 공진용 커패시터 (C_{S1} , C) 혹은 공진 리액터 L_1 과 병렬 공진용 커패시터 (C_{S2} , C)로 구성되어 진다.

회로 구성에서 알 수 있듯이 그림 2의 인버터는 i) 회로구성이 간단하고 ii) 스위치(S_1 , S_2) 양단에 병렬로 공진용 커패시터(C_{S1} , C_{S2})를 연결함으로써 별도의 ZVS용 커패시터를 사용함이 없이 전류형이면서 ZVS 동작이 가능하고 iii) 부가적인 역률 개선 회로 없이 인버터의 내부에 입력 역률개선 기능을 가지며 iv) 기

존의 전류형 E급 고주파 공진 인버터 회로에 비해서 스위치의 전류부담이 적을 뿐만 아니라 부하의 사용 범위가 현저하게 넓다는 특징을 가진다.

유도가열 시에 피가열물은 가열 코일과 자기적으로 결합되어 있기 때문에 그림 3 (a)의 유도 가열계의 등가회로로 나타낼 수 있고 그 때의 방정식은 식 (1) 및 식 (2)와 같이 나타낼 수 있다.

$$V = (r + j\omega L_1) I_1 + j\omega M I_2 \quad (1)$$

$$j\omega M I_1 + (R_L + j\omega L_2) I_2 = 0 \quad (2)$$

여기에서 $\tau = L_2/R_L$, $A = 1/\omega^2$ 로 두면 전원으로부터 부하 측을 본 임피던스(Z_i)는 식 (3)과 같이 나타낼 수 있다.

$$Z_i = \frac{V}{I} = r + \frac{k^2 \tau}{A + \tau^2} L_1 + j\omega L_1 \left[1 - \frac{k^2 \tau}{A + \tau^2} \right] \quad (3)$$

여기에서 $Z_i = R_{eq} + j\omega L_{eq}$ 로 둔다면, 식 (3)은 그림 3 (b)와 같이 하나의 등가 인덕턴스(L_{eq})와 등가 저항(R_{eq})의 직렬 연결로 나타낼 수 있고 등가화 된 R_{eq} 와 L_{eq} 는 식 (4)와 식 (5)와 같이 표현할 수 있다.

$$R_{eq} = r + \frac{k^2 \tau}{A + \tau^2} L_1 \quad (4)$$

$$L_{eq} = L_1 \left(1 - \frac{k^2 \tau^2}{A + \tau^2} \right) \quad (5)$$

그림 3에서 등가화 된 R_{eq} 와 L_{eq} 는 가열 부하의 크기, 가열 코일과 부하사이의 위치 및 거리, 부하의 도전율과 투자율, 동작 주파수 등에 의해 변하게 된다. 실제 유도가열에 의해 발생하는 변압기 2차측의 부하 저항 R_L 은 다음과 같이 표현된다.

$$R_L = \frac{\rho}{\delta} = k \sqrt{\rho \mu_r f} \quad , \quad I_2 = N I_1 \quad (6)$$

단 여기에서 δ : 표피두께, ρ : 저항률 $\Omega \cdot m$, μ : 투자율, f : 주파수 Hz이다.

그림 3. 유도 가열 시스템의 등가 회로
Fig. 3. Equivalent circuit of an induction heating system

따라서 유도 가열 부하(wax-sealing)의 부하 특성을 표현하기 위해 i) 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유한 물성(τ), ii) 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)에 의한 특성을 고려하여야만 한다. 그림 3 (b)의 등가 회로에서 알 수 있듯이, 부하 R_{eq} 는 τ , k 의 함수로 주어진다. 입력전력 P_i 과 피가열물에서 소비되는 전력 P_o 는 식 (7) 및 식 (8)과 같이 나타낼 수 있다.

$$P_i = R_{eq} \times I_2^2 \quad (7)$$

$$P_o = (R_{eq} - r) \times I_2^2 \quad (8)$$

유도가열에 있어서 가열코일의 가열효율은 식 (9)과 같이 나타낼 수 있다.

$$\eta = P_o/P_i = (R_{eq} - r) / R_{eq} \quad (9)$$

2.1 회로 해석

그림 4. 구동 신호 패턴 및 이론 파형
Fig. 4. Switching signal pattern and their theoretical waveforms operating by its signal pattern

그림 2의 제안한 인버터의 동작 모드는 교류전원전압의 반 사이클에 대해서 스위칭 소자(S_1 , S_2)와 다이오드(D_{S1} , D_{S2} , $D_1 \sim D_4$)의 온/오프 동작과 (S_1 , S_2)양단의 공진용 커패시터(C_{S1} , C_{S2})의 충·방전에 의해서 6개의 동작 모드로 분류된다. 그림 4는 각각의 동작모드에 관하여 스위칭 소자(S_1 , S_2)에 인가되는 구동신호 패턴과 이에 따른 각 소자에 나타나는 정성적인 전압 및 전류 파형을 나타내고 있다.

그림 5. 6개 모드 등가 회로(Mode a~f)
Fig. 5. Equivalent circuits of six mode from a to f

그림 5는 그림 4에서 나타낸 바와 같이 스위칭 소자(S_1 , S_2)와 다이오드(D_{S1} , D_{S2} , $D_1 \sim D_4$)의 온/오프 동작과 (S_1 , S_2)양단의 공진용 커패시터(C_{S1} , C_{S2})의 충·방전에 따른 6개의 각각의 동작 모드에 관한 등가회로를 나타내고 있다. 그림 5에서 알 수 있듯이, Mode a는 스위치 S_1 의 양단 커패시터(C_{S1})가 충전하고 다이오드

D_{S2} 가 도통하는 모드이며, Mode b는 스위치 S_1 의 양단 커패시터(C_{S1})가 방전하고 스위치 S_2 가 도통하는 모드이며, Mode c는 다이오드 D_{S1} 과 스위치 S_2 가 도통하는 모드이다. 또한, Mode d는 스위치 S_2 의 양단 커패시터(C_{S2})가 충전하고 다이오드 D_{S1} 가 도통하는 모드이며, Mode e는 스위치 S_2 의 양단 커패시터(C_{S2})가 방전하고 스위치 S_1 이 도통하는 모드이며, Mode f는 다이오드 D_{S2} 와 스위치 S_1 가 도통하는 모드이다. Mode a~c와 Mode d~f는 스위칭 주기의 반주기를 기점으로 스위칭 전류가 대칭적으로 동작하며 식 (11), (12) 및 (13)에서 나타낸바와 같이 Mode a와 b, Mode c와 f, Mode d와 e는 동일한 상태 방정식으로 나타낼 수 있다. 회로 해석의 범용성을 부여하기 위해 각 모드별 회로 방정식은 표 1에 나타낸 정규화 제어 변수를 도입하였다.

표 1. 정규화 제어 변수
Table 1. Normalized parameters

	Unit values	Normalized values
Voltage	E_d	$v^*(z) = v(t)/E_d$
Current	$I_s = E_d/Z_s$	$i^*(z) = i(t)/I_s$
Time	$T_{sw} = 1/f_{sw}$	$z = t/T_{sw}$
Time constant	$\tau_s = L_s/Z_s$	$\tau = \tau(t)/\tau_s$
Frequency	$f_r = 1/2\pi\sqrt{L_s C_s}$	$\mu = f_{sw}/f_r$
Impedance	$Z_s = 2\sqrt{L_s C_s}$	$\lambda = R/Z_s$
Flux	$\Phi_s = L_s I_s$	$\Phi^*(z) = \Phi(t)/\Phi_s$
Power	$P_s = E_d I_s$	$P^*(z) = P(t)/P_s$
<Remarks> a. f_{sw} : operating frequency of inverter b. T_{sw} : operating period of inverter c. $L_s = L_l$, $C_s = (C \cdot C_a)/(C + C_a)$, $C_a = C_{S1} = C_{S2}$, $\tau(t) = L_2/R$ d. $\tau_1(t) = L_{d1}/R_{d1} = L_{d1}/R_{d1}$, $\lambda_1 = R_{d1}/Z_s = R_{d2}/Z_s$ e. $k = M/\sqrt{L_1 L_2}$, $a = L_{d1}/L_l = L_{d2}/L_l$, $\beta = C/C_{S1} = C/C_{S2}$		

정규화 제어 변수를 도입한 정규화 상태방정식은 식 (10)~식 (13)과 같이 나타낼 수 있다.

$$\frac{dX^*}{dz} = A^* \cdot X^* + B^* \cdot U$$

$$Y^* = C \cdot X^* \quad (10)$$

여기서, $X^* = [\Phi_{d1}^*(z), \Phi_{d2}^*(z), \Phi_{l1}^*(z), \Phi_{l2}^*(z), v_c^*(z), v_{cl}^*(z), v_{c2}^*(z)]$, $U = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0]$ 이고 각 모드별 A^* , B^* , C 에 포함된 기호는 다음과 같다.

$$D = 4\pi/\mu\tau_l, E = 4\pi/\mu, F = 4\pi/\mu(1-k^2)\tau, G = 4\pi/\mu(1-k^2), H = 4\pi k^2/\mu(1-k^2), J = \pi(1+\beta)/\mu\beta, K = \pi(1+\beta)/\mu\lambda_1\beta, L = \pi(1+\beta)/\mu a, M = \pi(1+\beta)/\mu\lambda_1$$

Mode a, b

$$A^* = \begin{bmatrix} -D & 0 & 0 & 0 & 0 & -E & 0 \\ 0 & -D & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & F & G & 0 & 0 \\ 0 & 0 & 0 & -F & H & 0 & 0 \\ 0 & 0 & -J & 0 & -K & K & 0 \\ L & 0 & 0 & 0 & M & -M & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [E \ E \ 0 \ 0 \ 0 \ 0 \ 0]$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0] \quad (11)$$

Mode c, f

$$A^* = \begin{bmatrix} -D & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & -D & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & F & G & 0 & 0 \\ 0 & 0 & 0 & -F & H & 0 & 0 \\ 0 & 0 & -J & 0 & -K & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B^* = [E \ E \ 0 \ 0 \ 0 \ 0 \ 0]$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0] \quad (12)$$

Mode d, e

$$A^* = \begin{bmatrix} -D & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & -D & 0 & 0 & 0 & 0 & -E \\ 0 & 0 & 0 & F & G & 0 & 0 \\ 0 & 0 & 0 & -F & -H & 0 & 0 \\ 0 & 0 & -J & 0 & -K & 0 & -K \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & L & 0 & 0 & -M & 0 & -M \end{bmatrix}$$

$$B^* = [E \ E \ 0 \ 0 \ 0 \ 0 \ 0]$$

$$C = [0 \ 0 \ 0 \ 1 \ 0 \ 0 \ 0] \quad (13)$$

3. 특성 평가

그림 6. 제안된 인버터의 안전 동작 영역
Fig. 6. Safe operating zone of the proposed inverter

그림 6은 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ), 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k) 및 공진 주파수와 스위칭 주파수의 비(μ)를 파라미터로 하였을 경우, 제안된 인버터의 안전 동작 영역을 나타내고 있다. 2차원 표면상 이하의 값에서는 정상 동작이 이루어지는 영역을 나타내고, 표면상 이상의 값을 갖는 부분에서는 인버터의 안정 동작이 이루어지지 않는 영역을 나타낸다. 그림에서 알 수 있듯이 제안된 인버터의 안정 동작 영역은 μ 의 값에 따라 큰 영향을 받고 있으며, 임의의 τ , k 에 대하여 μ 가 증가함에 따라서 인버터의 안정 동작 영역은 확장되는 경향을 나타내고 있음을 알 수 있다.

그림 7 (a)는 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26, 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 0.65, 스위치 양단의 공진용 커패시터와 병렬 공진 커패시터와의 비(β)를 1로 고정하고 직류 리액터와 공진용 리액터의 비(a)와 공진 주파수와 스위칭 주파수의 비(μ)를 파라미터로 하였을 경우, 그림 7 (b)는 공진 주파수와 스위칭 주파수의 비(μ)를 1.0, 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 0.65, 스

위치 양단의 공진용 커패시터와 병렬 공진 커패시터와의 비(β)를 1로 고정하고 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)과 직류 리액터와 공진용 리액터의 비(a)를 파라미터로 하였을 경우 입력 리액터 전류($I_{dl_rip}^*$)의 리플특성을 나타내고 있다. 입력 리액터 전류의 리플은 다음과 같이 정의하여 산출하였다.

그림 7. 입력 리액터 전류의 리플 특성
Fig. 7. Ripple characteristics of the input reactor current

$$\text{Ripple factor} = \frac{\sqrt{I_{rms}^2 - I_{dc}^2}}{I_{dc}} \times 100[\%] \quad (14)$$

단 I_{dc} : 입력전류의 평균값, I_{rms} : 입력전류의 실효값

그림에서 알 수 있듯이 a 가 20이상이 되었을 경우에 리플률이 상당히 감소하고, μ 가 증가함에 따라 τ 가 감소함에 따라 리플률이 증가하고 있음을 알 수 있다. 특성도로부터 직류 리액터(L_{dl} , L_{dl2})를 공진용 리액터 L_L 보다 20배 이상이 되었을 때에는 리플률이 0.05% 이하가 되므로 제안회로는 전류원 구동으로 동작하는 회로로 볼 수 있다.

그림 8. 스위치 양단 전압의 특성
Fig. 8. Characteristics of the voltage across switch

그림 8 (a)는 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26, 직류 리액터와 공진용 리액터의 비(a)를 20, 스위치 양단의 공진용 커패시터와 병렬 공진 커패시터와의 비(β)를 1, 공진 주파수와 스위칭 주파수의 비(μ)를 1.0으로 고정하고 인버터와 유도 가열 부하의 구조적인 위치에 따른 결

합 계수(k)를 파라미터로 하였을 경우, 그림 8 (b)는 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26, 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 0.65, 직류 리액터와 공진용 리액터의 비(a)를 20, 스위치 양단의 공진용 커패시터와 병렬 공진 커패시터와의 비(β)를 1로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)를 파라미터로 하였을 경우, 스위치 양단 전압(V_{sl}^*)의 특성을 나타내고 있다.

그림 8 (a)에서 알 수 있듯이, 결합 계수(k)가 감소함에 따라 스위치 양단 전압의 크기가 감소한다는 것을 알 수 있다. 이러한 현상은 k 가 작아짐에 따라 상호 인덕턴스(M)가 거의 영에 가까워지므로 낮은 결합 계수로 인해 자계 에너지가 전원측에서 부하측으로 잘 전달되지 못하기 때문에 스위치 양단의 전압의 크기가 증가한다고 사료된다. 그림 8 (b)에서 알 수 있듯이, $\mu \leq 1.0$ 의 스위칭 기간 동안에 스위칭 주파수가 증가함에 따라 스위치 양단의 공진용 커패시터 전압의 충·방전 기울기가 완만해질 뿐만 아니라 스위치 양단의 전압 책무가 16% 감소함을 알 수 있었다. 또한 $\mu > 1.0$ 인 경우, ZVS동작을 확보할 수 없기 때문에 공진 주파수에 대한 스위칭 주파수 선정 시 중요한 자료로서 유용하게 사용되어진다.

그림 9 (a)는 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 0.65로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 파라미터로 하였을 경우, 그림 9 (b)은 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 파라미터로 하였을 경우, 출력 전력 특성(P_{max}^*)을 나타내고 있다. 그림 9 (a)에서 알 수 있듯이, 임의의 τ 에 대해서 μ 가 증가함에 따라 출력전력이 감소하는 경향을 나타내고 있음을 알 수 있다.

$\mu \approx 1.0$ 을 벗어남에 따라 출력전력의 특성값이 증가함을 알 수 있다. 이러한 특성은 최대 효율 공진점($\mu \approx 1.0$)을 벗어나게 되면 부하측에 무효성분이 증가하

여 부하임피던스가 감소함으로 결과적으로 전원에서 공급하는 입력전류가 증가하여 P_{max}^* 가 증가하게 된다. 따라서 $\mu \approx 1.0$ 부근에서는 출력전력의 크기가 최소가 되지만, 부하에서는 무효전력 성분이 아닌 유효 성분만을 포함하고 있기 때문에 고효율의 출력전력을 얻을 수 있다. 그림 9 (b)에서 k 가 작아짐에 따라 인버터의 출력은 급격히 줄어드는데 이러한 현상은 가열 코일에 흐르는 전류에 의한 자계 에너지가 낮은 결합 계수로 인해 2차측 부하로 잘 전달되지 못하기 때문이다.

그림 10 (a)는 인버터와 유도 가열 부하의 구조적인

위치에 따른 결합 계수(k)를 0.65로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 파라미터로 하였을 경우, 그림 10 (b)는 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26으로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 파라미터로 하였을 경우, 스위치 전류의 최대치 특성($I_{I_{max}}^*$)을 나타내고 있다.

그림 10 (a)에서 알 수 있듯이, 임의의 τ 에 대해서 μ 가 증가함에 따라서 스위치에 흐르는 공진 전류의

그림 9. 최대 출력 전력 특성
Fig. 9. Characteristics of the peak output power

그림 10. 스위치 최대 전류 특성
Fig. 10. Characteristics of the peak switch current

최대치가 감소하는 것을 알 수 있다. 그림 9 (b)에서, 스위치 전류는 결합계수(k)가 감소에 따라 오히려 증가하고 k 가 증가함에 따라 감소하는 경향을 보이고 있다. 이러한 현상은 결합계수(k)가 작아짐에 따라 상호 인덕턴스(M)는 거의 영에 가까워지므로 전원 측에서 부하측으로 유입되는 자계 에너지가 낮은 결합계수로 인해 2차측 부하로 잘 전달되지 못하기 때문이다.

그림 11. 커패시터 최대 전압 특성
Fig. 11. Characteristics of the peak capacitor voltage

그림 11 (a)는 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 0.65로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 부하의 재질이나 가

열 온도에 따라 부하가 갖는 고유 물성(τ)을 파라미터로 하였을 경우, 그림 10 (b)는 부하의 재질이나 가열 온도에 따라 부하가 갖는 고유 물성(τ)을 1.26으로 고정하고 공진 주파수와 스위칭 주파수의 비(μ)와 인버터와 유도 가열 부하의 구조적인 위치에 따른 결합 계수(k)를 파라미터로 하였을 경우, 커패시터 최대전압 특성($V_{c\max}^*$)을 나타내고 있다.

그림 11 (a)에서 알 수 있듯이, 임의의 τ 에 대해서 μ 가 증가함에 따라서 $V_{c\max}^*$ 의 값은 감소하는 것을 알 수 있다. 그림 11 (b)에서 $V_{c\max}^*$ 는 $I_{sw\max}^*$ 의 특성과 같이 결합계수(k)가 감소에 따라 오히려 증가하고 k 가 증가함에 따라 감소하는 경향을 보이고 있다.

이러한 현상은 공진 커패시터의 최대전압은 인버터의 최대 전류치를 적분한 것으로 스위치 소자에 흐르는 전류의 적분값으로 주어지기 때문이다. 그림 10과 그림 11의 특성치는 설계시 스위칭 소자의 전류와 공진용 커패시터의 내압을 결정하는데 기본 자료로 사용된다.

4. 실험 결과 및 고찰

3장에서 설명한 특성 평가를 기초로 한 회로 설계법 [8-10]에 의해서 설계된 회로 정수를 바탕으로 하여 고역률 AC/AC 전류형 고주파 공진 인버터를 실제 제작하였다.

그림 12. 실험장치 외관
Fig. 12. Appearance of experimental equipment

그림 12는 설계값을 기본으로 하여 제작한 전원장치의 외관을 나타내고 있으며, 표 2는 실험에서 사용한 실험 정수를 나타내고 있다.

그림 13은 회로 설계법에 의해서 설계된 회로정수에 IGBT를 스위칭 소자로 사용하여 구성된 고역률 AC-AC 전류형 고주파 공진 인버터의 전체 시스템 블록도를 나타내고 있다. 시스템 구성은 고주파 성분을 제거하기 위한 EMI Filter, 교류 전원으로부터 직류 전원으로 만드는 AC-DC정류부, 직류전원으로부터 고주파와 스위칭을 통해서 부하에 전력을 공급하는 고주파 인버터 회로부 그리고 전체 시스템을 제어하는 제어 회로 등으로 구성된다.

표 2. 실험 정수 값
Table 2. Experimental parameters

Circuit parameter	Rating	Circuit parameter	Rating
Input voltage(V_{in})	50(V)	Load Resistor(R)	0.5Ω
Switching device	SKM151F 500V, 70A	Resonant reactor(L)	$18\mu\text{H}$
Input reactor (L_{d1}, L_{d2})	1mH	Resonant frequency	120kHz
Resonant capacitor (C_{S1}, C_{S2})	50nF 640V	Resonant capacitor(C)	50nF 640V

그림 13. 시스템 블록도
Fig. 13. System block diagram

그림 14 (a)는 범용 시뮬레이션 툴인 Pspice를 통해서 얻은 제안된 인버터의 입력 라인 전압과 전류의 이론 파형과 실측 파형을 나타내고, 그림 14 (b)는 이론해석의 정당성을 입증하기 위하여 실험을 통해 얻어진 입력 라인 전압과 전류의 실측파형을 나타내고 있다.

그림에서 알 수 있듯이 Pspice에 의한 이론 파형과 실측 파형의 결과는 거의 일치하는 것을 알 수 있다. 별도의 부가적인 역률 보상회로 없이도 고역률이 이루어짐을 알 수 있다. 제안된 AC/AC 전류형 고주파 공진 인버터는 Yokogawa의 WT3000 Power analyzer를 이용하여 역률과 고조파를 측정한 결과, 역률 및 고조파 함유율이 각각 0.99 및 6.6%로 양호한 특성을 나타낸다는 것을 알 수 있었다.

(a) Pspice 파형
(a) Pspice waveform

(b) 실험 파형
(b) Experimental waveform

(V_m : 50V/div, I_{Lb} : 1A/div, Time: 5ms/div)

그림 14. 입력 전압과 전류
Fig. 14. Input voltage and current

(a) 이론 파형
(a) Theoretical waveforms

(b) 실험 파형
(b) Experimental waveform

(V_{S1} : 100V/div, I_I : 10A/div, Time: 1 μ s/div)

그림 15. 스위치 양단 전압과 스위치 전류 파형
Fig. 15. Waveform of the voltage across switch and switch current

그림 15 (a) 및 (b)는 공진 주파수와 스위칭 주파수의 비(μ)와 직류 리액터와 공진용 리액터의 비(a)가 0.83, 20일 경우, 인버터가 정상운전시의 이론해석을 통해서 얻은 스위치 전류(I_I), 스위치 양단전압(V_{S1} , V_{S2})의 이론 파형과 실험을 통해 얻은 스위치 전류(I_I), 스위치 양단전압(V_{S1} , V_{S2})의 실측 파형을 각각 나타내고 있다[10-11]. 그림 2의 역률 보상용 병렬 공진 커패시터를 가지는 유도 가열 부하에 그림 3의 유도 가열 시스템의 등가 회로를 적용하면 그림 5의 6개 등가 회로에서 나타낸 바와 같이 부하측을 병렬 공진 등가 회로로 나타낼 수 있다. 따라서 본 논문에서 제안한 AC/AC 전류형 공진 인버터는 정규화 주파수(μ)는 부

하 직렬 공진 회로와 달리 스위칭 주파수(f_{sw})가 공진 주파수(f)보다 작은 경우 즉, ($\mu=0.83$)<1.03에서는 유도성 부하로 동작되기 때문에 최대 전력 변환 공진점을 벗어난 공진 전류는 다소 왜곡된 정현파로 진동하고 있음을 알 수 있다. 스위치 양단의 병렬 공진 커패시터(C_{S1} , C_{S2})의 스위치 양단 전압은 그림 15에서 나타낸 바와 같이 정현파상으로 완전히 “0”으로 방전된 후에 스위치가 턴·온 되므로 AC/AC 전류형 인버터는 안전한 ZVS동작을 하고 있음을 알 수 있다.

(a) 이론 파형
(a) Theoretical waveforms

(b) 실험 파형
(b) Experimental waveform

(V_{S1} : 100V/div, I_I : 10A/div, Time: 1 μ s/div)

그림 16. 스위치 양단 전압과 스위치 전류 파형
Fig. 16. Waveform of the voltage across switch and switch current

그림 16 (a) 및 (b)는 공진 주파수(f)와 스위칭 주파수(f_{sw})의 비(μ)와 직류 리액터와 공진용 리액터의 비

(a)가 1.03, 20일 경우, 인버터가 정상운전시의 이론해석을 통해서 얻은 스위치 전류(I_L), 스위치 양단전압(V_{SL} , V_{SD})의 이론 파형과 실험을 통해 얻은 스위치 전류(I_L), 스위치 양단전압(V_{SL} , V_{SD})의 실측 파형을 나타내고 있다. 그림 16에서 알 수 있듯이 스위칭 주파수(f_{sw})가 공진주파수(f)보다 같은 경우 즉, $\mu=1.03$ 에서는 최대 전력 변환 공진점인 저항성 부하로 동작되기 때문에 스위치 전류 파형은 거의 정현파로 진동하고 있음을 알 수 있으며, 그림 16의 스위치 양단 전압(V_{SL} , V_{SD}) 또한 그림 15의 스위치 양단 전압과 마찬가지로 안전한 ZVS 동작을 하고 있음을 알 수 있다. 그러나 $\mu>1.03$ 의 경우 AC-AC 전류형 인버터의 병렬 공진 등가 회로가 용량성 부하로 운전되므로 스위치 양단의 병렬 공진 커패시터에 의한 스위치 양단 전압이 ZVS 동작을 할 수 없기 때문에 스위치 턴·온 시, 큰 스위칭 손실이 발생될 뿐만 아니라 다이오드의 역회복 시간에 따른 전원 단락 현상을 초래해 하드웨어적으로 안전 동작을 기대할 수 없기 때문에 회로 설계 시 주의를 요한다. 그림 15와 16의 이론 파형과 실측 파형의 오차는 스위칭 소자의 손실, 배선 손실 등에 의해 실측 파형이 이론 파형에 비해 7V정도 차이가 난다는 것을 알 수 있었다.

5. 결 론

본 논문은 교류 입력단을 고역률로 운전하기 위하여 종래의 전류형 E급 고주파 공진 인버터를 단위 인버터로 하여 이를 병렬로 구성함으로써 부가적인 역률 개선 회로 없이 인버터 회로 내부에 역률 개선 기능을 갖도록 한 새로운 고역률 AC/AC 전류형 고주파 공진 인버터 회로 토폴로지를 연구 대상회로로 하여 회로 동작과 제특성을 정량적으로 검토하였다.

연구를 통해 얻은 결과를 요약하면 다음과 같다.

- i) 제안회로의 안전 동작 영역은 스위칭 주파수의 값에 따라 큰 영향을 받고 있으며, 부하 시정수(τ)와 결합계수(k)에 대하여 스위칭 주파수가 증가함에 따라 인버터의 안정 동작영역은 확장됨을 알 수 있었다.
- ii) 제안회로의 스위치 양단전압특성은 $\mu \leq 1.0$ 의

스위칭 기간 동안에 스위칭 주파수가 증가함에 따라 공진용 커패시터 양단전압의 충·방전 기울기가 완만해질뿐만 아니라 스위치 양단의 전압 책무가 16% 감소됨을 알 수 있었다. 또한 결합계수에 따른 스위치 턴·온·오프 시에 스위치 양단전압의 특성은 스위칭 주파수가 증가함에 따라 ZVS동작이 불가능함을 알 수 있었다.

- iii) 제안한 고역률 AC/AC 전류형 고주파 공진 인버터 회로에 IGBT를 연구 대상 회로의 스위칭 소자로 사용하여 실험을 행한 결과, 역률은 약 99%, 고조파 함유율 6.6%로 고역률로 운전되고 있음을 확인하였다.

향후 제안한 인버터는 Wax-sealing용 전원장치, 방전등용 전원장치, DC/DC컨버터, AC/AC인버터 등의 저가격, 소형 및 경량화가 요구되는 전원 시스템에 응용이 기대된다.

감사의 글

본 연구는 대구가톨릭대학교 교내연구비로 수행한 연구결과입니다.

References

- [1] D. M. Divan, and G. Skibinski, "Zero-switching-loss Inverters for high-power applications" IEEE Trans. on Industry Applications, Vol. 25, No. 4, pp. 634~643, July, 1989.
- [2] Y.S Kwon, S.B. Yoo, D.S. Hyun, "A Study on the improvement of performance and stability of induction heating system", Trans. of KIEE, 48B, No. 8, pp. 417~425, Aug. 1999.
- [3] D.H. Kim, C.G. Ro, J.H. Kim, W.Y. J, "Drive signal phasor control-based high frequency resonant inverter using Power-SIT", Journal of KIEE, Vol. 12, No. 1, pp. 51~57, Feb. 1998.
- [4] B.S. Lee, J.S. Won, D.H. Kim, "Characteristic comparison of load parallel type high frequency resonant inverter by driving signal control method", Journal of KIEE, Vol. 17, No. 1, pp. 94~102, Jan. 2003.
- [5] Yim-Shu Lee, and Bo-Tao Lin, "Adding active clamping and soft-switching to boost-flyback single-stage isolated power-factor-corrected power supplies", IEEE Trans On Power Electronics, Vol. 12, No. 6, pp.1017~1027, Nov. 1997.

- [6] Chongming Qiao, and Keyue Ma Smedley, "A topology survey of single-stage power factor corrector with a boost type input-current-shaper", IEEE Trans On Power Electronics, Vol. 16 No. 3, pp.360~368, May, 2001.
- [7] K.-H. Liu and Y.-L. Lin, "Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converter", in IEEE PESC'89 Record, Vol. 2, pp. 825~829, 1989.
- [8] D.H. Kim, J.S. Won, "A Study on characteristic analysis of current fed high frequency resonant inverter for Wax-Sealing", Trans. of KIEE, Vol. 50B, No. 11, pp. 568~574, Nov. 2001.
- [9] J.S. Won, J.W. Park, S.S. Nam, B.S. Lee, J.K. Seok, D.H. Kim, "A Study on characteristic analysis of high frequency generating circuit integrated chopper-inverter with high power-factor", Trans. of KIEE, Vol. 53B, No. 10, pp. 610~617, Oct. 2004.
- [10] G.P. Cho, J.H. Kim, N.S. Nam, D.H. Kim, C.G. Ro, Y.H. Bae, "A Study on characteristic of a double resonant type high frequency inverter using Phase-Shift", Journal of KIEE, Vol. 14, No. 1, pp. 109~117, Jan. 2004.
- [11] C.S. Moon, J.H. Kim, D.H. Kim, S.H. O, K.Y. S, B.J. Min, "Characteristic analysis of ZVS+HB type high frequency resonant inverter according to the variable capacitance of the DC voltage source separation capacitor", Trans. of KIEE, Vol. 49B, No. 5, pp. 352~357, May, 2000.

◇ 저자소개 ◇

김중해 (金鍾海)

1968년 3월 11일생. 1999년 영남대 전기공학과 졸업(박사). 2005년 나고야대 전기공학과 졸업(박사). 1996~2000년 영남대 공업기술연구소 연구원. 2005~2012년 삼성전기 CDS사업부 CDS기반기술G 수석연구원(그룹장). 2012년~현재 대구가톨릭대학교 전기에너지공학과 조교수.

원재선 (元載善)

1973년 2월 20일생. 1999년 영남대 대학원 전기공학과 졸업(석사). 2005년 영남대 대학원 전기공학과 졸업(박사). 2001~2004년 영남대학교 공업기술연구소 연구원. 2004~2006년 HSL 일렉트로닉스 전자설계팀 선임연구원. 2006년~현재 삼성전기 CDS사업부 CDS요소기술G 수석연구원.